

ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ ΚΑΙ ΠΟΛΙΤΙΣΜΟΥ  
ΔΙΕΥΘΥΝΣΗ ΑΝΩΤΕΡΗΣ ΚΑΙ ΑΝΩΤΑΤΗΣ ΕΚΠΑΙΔΕΥΣΗΣ  
ΥΠΗΡΕΣΙΑ ΕΞΕΤΑΣΕΩΝ

ΠΑΓΚΥΠΡΙΕΣ ΕΞΕΤΑΣΕΙΣ 2016

ΤΕΧΝΟΛΟΓΙΑ (ΙΙ) ΤΕΧΝΙΚΩΝ ΣΧΟΛΩΝ ΠΡΑΚΤΙΚΗΣ ΚΑΤΕΥΘΥΝΣΗΣ

**Μάθημα** : Τεχνολογία και Εργαστήρια Ψηφιακών Ηλεκτρονικών (317)  
**Ημερομηνία** : Τρίτη, 7 Ιουνίου 2016  
**Ώρα εξέτασης** : 08:00 – 10:30

# Λύσεις

Επιτρεπόμενη διάρκεια γραπτού 2, 5 ώρες (150 λεπτά)

**ΤΟ ΕΞΕΤΑΣΤΙΚΟ ΔΟΚΙΜΙΟ ΑΠΟΤΕΛΕΙΤΑΙ ΑΠΟ ΕΙΚΟΣΙ (20) ΣΕΛΙΔΕΣ ΚΑΙ ΤΡΙΑ (3) ΜΕΡΗ (Α΄, Β΄ ΚΑΙ Γ΄)**

**ΟΔΗΓΙΕΣ:**

1. Να απαντήσετε σε όλες τις ερωτήσεις.
2. Όλες οι ερωτήσεις να απαντηθούν στο εξεταστικό δοκίμιο.
3. Απαγορεύεται η χρήση διορθωτικού υγρού ή άλλου διορθωτικού υλικού.
4. Τα σχεδιαγράμματα μπορούν να σχεδιαστούν με μολύβι.
5. Επιτρέπεται η χρήση μη προγραμματιζόμενης υπολογιστικής μηχανής.
6. Στο τέλος του εξεταστικού δοκιμίου δίνεται τυπολόγιο.

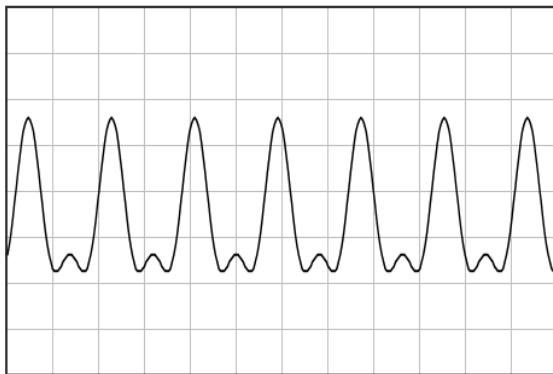
**ΜΕΡΟΣ Α΄** - Το μέρος Α΄ αποτελείται από δώδεκα (12) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με τέσσερις (4) μονάδες.

1. (α) Να αναφέρετε τη διαφορά μεταξύ των αναλογικών και των ψηφιακών σημάτων.

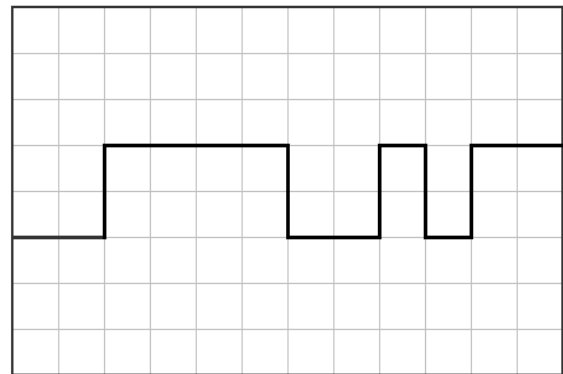
Τα αναλογικά σήματα παίρνουν άπειρες τιμές σε αντίθεση με τα ψηφιακά που παίρνουν μόνο δύο τιμές, την ψηλή (HIGH) και τη χαμηλή (LOW), το λογικό 1 και το λογικό 0.

.....

- (β) Στο τετραγωνισμένο χαρτί του σχήματος 1 να σχεδιάσετε ένα αναλογικό και ένα ψηφιακό σήμα.



Αναλογικό Σήμα



Ψηφιακό Σήμα

Σχήμα 1

2. (α) Να αναφέρετε το λόγο για τον οποίο προτιμούνται οι οθόνες LCD αντί των οθονών LED σε όργανα και συσκευές που τροφοδοτούνται με μπαταρίες.

Οι οθόνες LCD λειτουργούν με πάρα πολύ μικρή κατανάλωσης ηλεκτρικής ενέργειας σε σύγκριση με τις οθόνες LED και άρα οι μπαταρίες των συσκευών έχουν μικρότερο βάρος και όγκο.

.....

(β) Σε 7-μηματική μονάδα ένδειξης παριστάνεται ο αριθμός 6. Να δώσετε τον κώδικα εισόδου BCD που αντιστοιχεί στον αριθμό αυτό.

(1) 0011

(2) 1000

(3) 1100

(4) 0100

(5) **0110**

**Κώδικας BCD = 0110**

3. (α) Να υπολογίσετε από πόσα Φλιπ Φλοπ αποτελείται απαριθμητής με μέτρο 32 (MOD 32).

$$32 = 2^5$$

5 Φλιπ Φλοπ

.....

(β) Να επιλέξετε τη σωστή απάντηση.

Το SR Φλιπ Φλοπ βρίσκεται στην απαγορευμένη κατάσταση, όταν οι είσοδοι του βρίσκονται στα λογικά επίπεδα:

(1) S = 0, R = 0

(2) S = 0, R = 1

(3) S = 1, R = 0

(4) **S = 1, R = 1**

(5) Κανένα από τα πιο πάνω. Το SR Φλιπ Φλοπ δεν έχει καμιά απαγορευμένη κατάσταση.

.....

4. (α) Να αναφέρετε ποιο τύπο καταχωρητή θα χρησιμοποιούσατε για να μετατρέψετε έναν παράλληλο σήμα σε σειριακό.

Καταχωρητή με παράλληλη είσοδο και διαδοχική έξοδο (PISO).

.....

(β) Να επιλέξετε τη σωστή απάντηση.

Το μέτρο ενός απαριθμητή ορίζεται ως:

(1) Η συχνότητα του ωρολογίου (CLK) που εφαρμόζεται στην είσοδο του.

(2) **Ο αριθμός των διαφορετικών λογικών καταστάσεων που μπορούν να πάρουν οι έξοδοί του.**

(3) Ο αριθμός των Φλιπ Φλοπ από τα οποία αποτελείται.

(4) Ο κώδικας αρίθμησης του.

.....

5. (α) Να ονομάσετε τον τύπο τρανζίστορ από τον οποίο είναι κατασκευασμένα τα κυκλώματα της λογικής οικογένειας TTL.

Διπολικά Τρανζίστορ

.....

- (β) Από τις πιο κάτω προτάσεις, να επιλέξετε δύο (2) μειονεκτήματα της λογικής οικογένειας CMOS έναντι των άλλων λογικών οικογενειών:

- (1) Έχουν μεγάλο περιθώριο θορύβου.
  - (2) Έχουν πολύ μικρή κατανάλωση ισχύος.
  - (3) **Είναι ευαίσθητα στο στατικό ηλεκτρισμό.**
  - (4) Έχουν μεγάλο όγκο τρανζίστορ και άρα η πυκνότητα ολοκλήρωσης των κυκλωμάτων είναι μικρότερη από άλλες λογικές οικογένειες.
  - (5) Η τάση τροφοδοσίας μπορεί να μην είναι σταθερή.
  - (6) **Όλες οι συνδέσεις πρέπει να γίνονται χωρίς τροφοδοσία.**
- .....

6. (α) Με κριτήριο τον κώδικα αρίθμησης, να αναφέρετε δύο τύπους απαριθμητών.

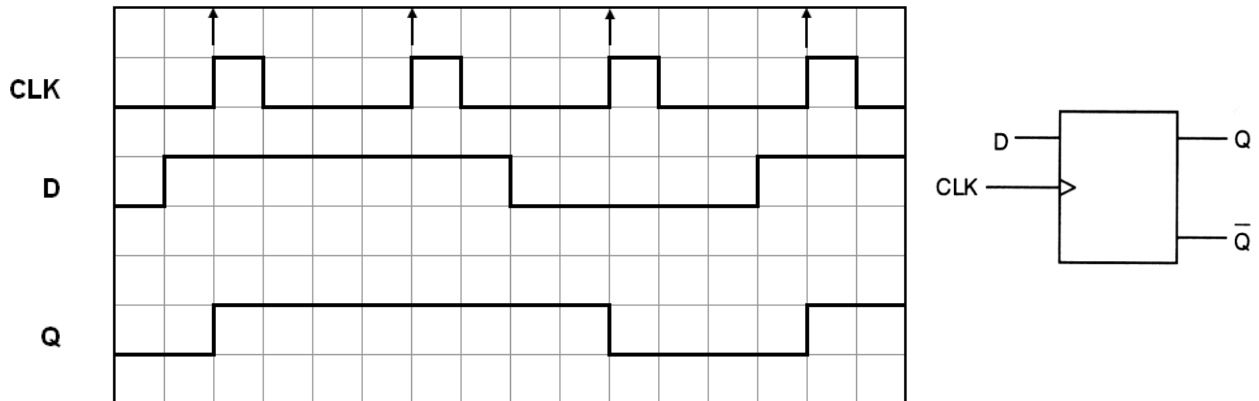
- (1) Δυαδικοί απαριθμητές (Binary counters).
  - (2) Δυαδικά κωδικοποιημένοι δεκαδικοί απαριθμητές (BCD counters).
- .....

- (β) Να υπολογίσετε το μέγιστο μέτρο απαριθμητή με 7 Φλιπ Φλοπ.

$$2^7 = 128$$

.....

7. Στο σχήμα 2 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα των εισόδων σύγχρονου D Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q για 4 χρονικούς παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση της εξόδου Q είναι το λογικό 0 (RESET).



Σχήμα 2

8. (α) Να δώσετε το μονό ψηφίο ισοτιμίας για τους πιο κάτω κώδικες:

(1) 1101      **0**

(2) 1001      **1**

- (β) Ένα κύκλωμα ελέγχου ζυγού ψηφίου ισοτιμίας δέχεται τους πιο κάτω κώδικες. Να επιλέξετε αν ο κάθε κώδικας είναι σωστός ή λανθασμένος.

(1) 11010100      ΣΩΣΤΟ/ΛΑΘΟΣ

(2) 11010110      ΣΩΣΤΟ/ΛΑΘΟΣ

9. Ένας ασταθής πολυδονητής παράγει παλμούς με συχνότητα  $f = 80 \text{ kHz}$  και έχει κύκλο δράσης  $d = 40 \%$ . Να υπολογίσετε:

- (α) Την περίοδο  $T$  των παλμών.

$$\text{Περίοδος, } T = \frac{1}{f} = \frac{1}{80 \text{ kHz}} = 12,5 \mu\text{s}$$

- (β) Το χρόνο ( $t_H$ ) που ο παλμός εξόδου παραμένει στο λογικό 1.

$$t_H = 12,5 \times 0,4 = 5 \mu\text{s}$$

10. (α) Να υπολογίσετε τον αριθμό των bit του κώδικα εισόδου ενός αποκωδικοποιητή με 8 εξόδους.

$$8 = 2^3$$

Κώδικας εισόδου = 3-bit

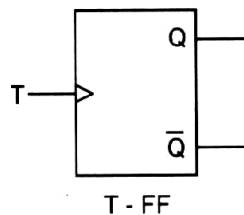
.....

(β) Να επιλέξετε τη σωστή απάντηση.

Πολυπλέκτης έχει 16 εισόδους δεδομένων. Οι γραμμές επιλογής εισόδου δεδομένων είναι:

- (1) 1
  - (2) 2
  - (3) 4**
  - (4) 8
  - (5) 16
- .....

11. Στο σχήμα 3 δίνεται το λογικό σύμβολο T Φλιπ Φλοπ το οποίο χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK).



Σχήμα 3

(α) Να αναφέρετε τι θα συμβεί στις εξόδους του όταν εφαρμόσουμε παλμούς χρονισμού (CLK) στην είσοδο T του Φλιπ Φλοπ.

Η κατάσταση των εξόδων του Φλιπ Φλοπ θα αντιστραφεί.

.....

(β) Να δώσετε δύο εφαρμογές των Φλιπ Φλοπ.

**Δύο από τις πιο κάτω**

Καταχωρητές/Ολισθητές

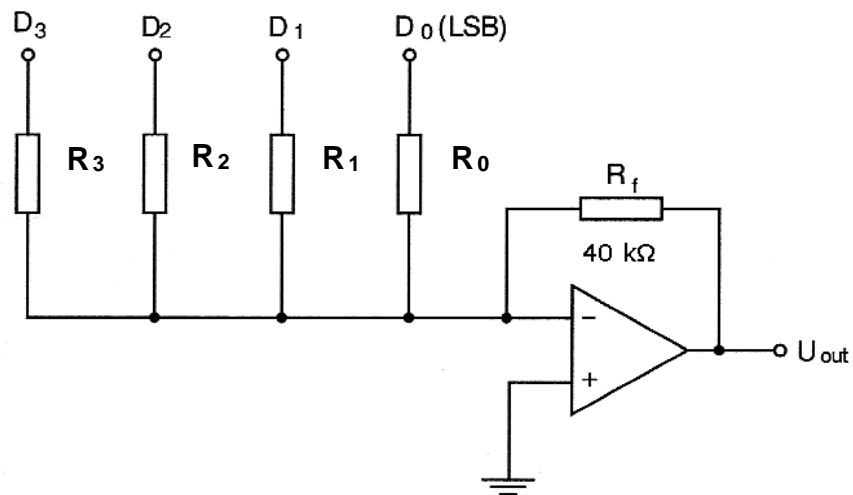
Απαριθμητές

Κυκλώματα αποκοπής παρασιτικών παλμών σε μηχανικούς διακόπτες

Στοιχεία μνήμης

Διαιρέτες συχνότητας

12. (α) Στο σχήμα 4 δίνεται το κύκλωμα μετατροπέα ψηφιακού σήματος σε αναλογικό (DAC) με αντιστάσεις σταθμισμένες στο δυαδικό σύστημα. Αν η αντίσταση  $R_0 = 40 \text{ k}\Omega$ , να υπολογίσετε την τιμή των αντιστάσεων  $R_1$  και  $R_2$ .



Σχήμα 4

$$R_1 = 20 \text{ k}\Omega$$

$$R_2 = 10 \text{ k}\Omega$$

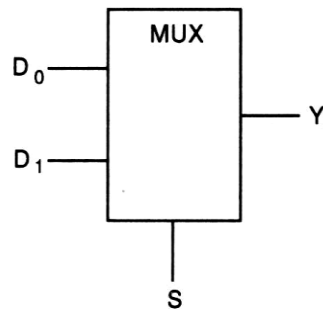
- (β) Να αναφέρετε το πλεονέκτημα του μετατροπέα DAC τύπου κλίμακας  $R/2R$  έναντι του κυκλώματος DAC με αντιστάσεις σταθμισμένες στο δυαδικό σύστημα.

Το πλεονέκτημα του μετατροπέα DAC τύπου κλίμακας  $R/2R$  είναι ότι χρησιμοποιεί αντιστάσεις με μόνο δύο τιμές, την  $R$  και τη  $2R$ , σε αντίθεση με το μετατροπέα με αντιστάσεις σταθμισμένες στο δυαδικό σύστημα, όπου η τιμή της κάθε αντίστασης έχει τη βαρύτητα του αντίστοιχου bit του δυαδικού κώδικα.

.....

**ΜΕΡΟΣ Β΄** - Το μέρος Β΄ αποτελείται από τέσσερις (4) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με οκτώ (8) μονάδες.

13. Στο σχήμα 5 δίνεται το λογικό σύμβολο πολυπλέκτη 2 γραμμών σε 1.



Σχήμα 5

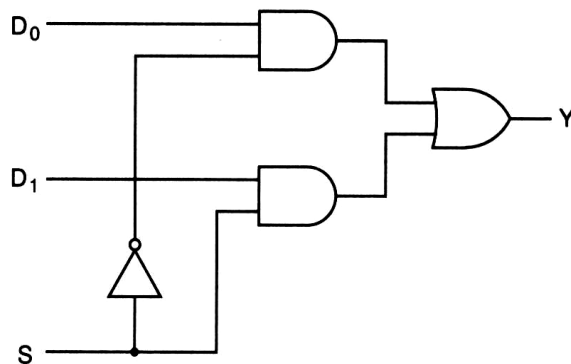
(α) Να συμπληρώσετε τον Πίνακα Αληθείας του πολυπλέκτη.

S	Y
0	D <sub>0</sub>
1	D <sub>1</sub>

(β) Να γράψετε τη λογική συνάρτηση της εξόδου Y, του πολυπλέκτη.

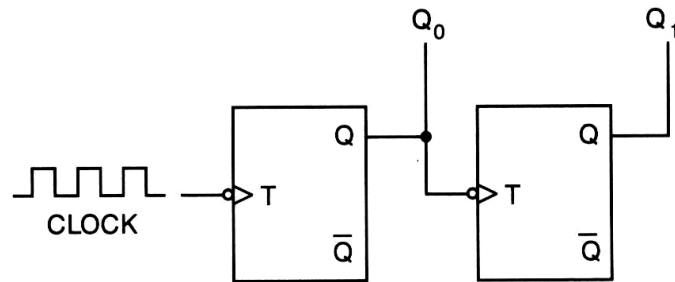
$$Y = D_0 \cdot \bar{S} + D_1 \cdot S$$

(γ) Να σχεδιάσετε το λογικό κύκλωμα του πολυπλέκτη.



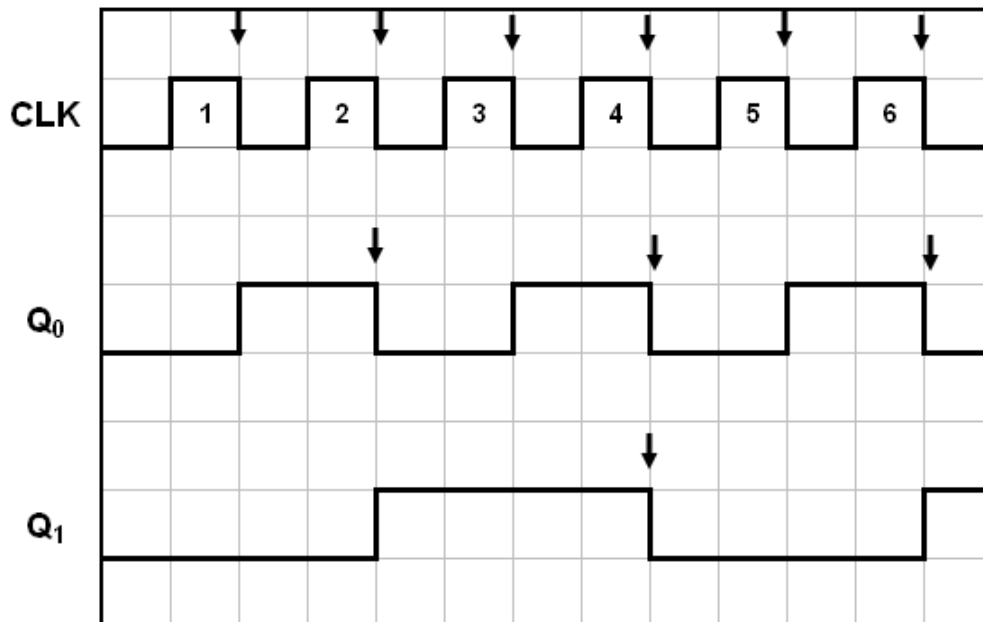


14. Στο σχήμα 6 δίνεται το λογικό κύκλωμα ασύγχρονου δυαδικού απαριθμητή 2-bit που μετρά προς τα πάνω.



Σχήμα 6

- (α) Στο σχήμα 7 να σχεδιάσετε τα χρονικά διαγράμματα των δύο (2) εξόδων του για έξι (6) ωρολογιακούς παλμούς (CLK). Η αρχική κατάσταση του απαριθμητή είναι RESET.



Σχήμα 7

- (β) Αν η συχνότητα των ωρολογιακών παλμών (CLK) είναι 1 MHz, να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q του κάθε Φλιπ-Φλοπ.

$$f_{Q0} = 500 \text{ kHz}$$

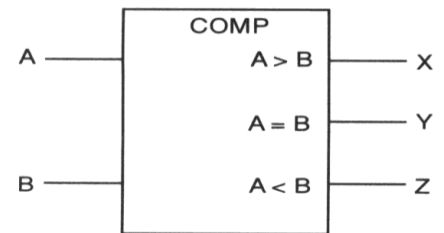
$$f_{Q1} = 250 \text{ kHz}$$

- (γ) Να αναφέρετε ποιο τύπο Φλιπ Φλοπ θα πρέπει να χρησιμοποιήσετε για να αλλάξετε την κατεύθυνση αρίθμησης του απαριθμητή του σχήματος 6, ώστε να μετρά προς τα κάτω.

T Φλιπ Φλοπ που χρονίζονται στα θετικά μέτωπα του ωρολογίου (CLK).

15. Στο σχήμα 8 δίνεται το λογικό σύμβολο και ο Πίνακας Αληθείας Ψηφιακού Συγκριτή 1-bit.

ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ		
A	B	X	Y	Z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0



Σχήμα 8

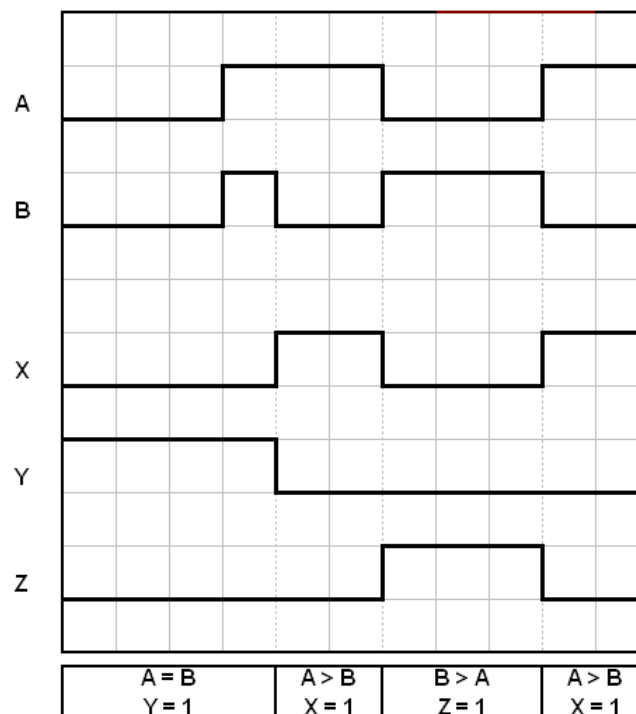
(α) Να γράψετε τις λογικές συναρτήσεις για τις τρεις εξόδους του Ψηφιακού Συγκριτή, X, Y και Z:

$$X = \overline{A \cdot B}$$

$$Y = \overline{A \cdot B} + \overline{A \cdot B} \quad \text{ή} \quad Y = \overline{A \oplus B}$$

$$Z = \overline{A \cdot B}$$

(β) Στο σχήμα 9 δίνονται τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους ψηφιακού συγκριτή 1-bit. Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδων X, Y και Z του συγκριτή.



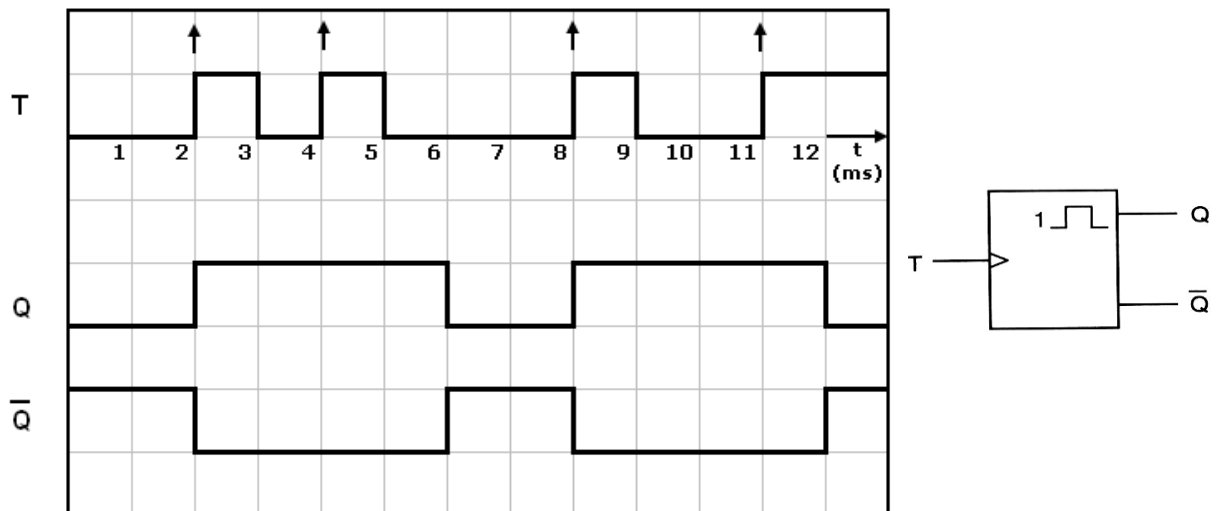
Σχήμα 9

16. (α) Να αναφέρετε τη διαφορά μεταξύ του επαναδιεγχειρόμενου από το μη επαναδιεγχειρόμενο μονοσταθί πολυδονητή.

Ο μη επαναδιεγχειρόμενος μονοσταθής πολυδονητής διεγείρεται μόνο όταν βρίσκεται στη σταθερή του κατάσταση, αντίθετα με τον επαναδιεγχειρόμενο που διεγείρεται είτε βρίσκεται στη σταθερή είτε στην μη σταθερή του κατάσταση.

.....

- (β) Μη επαναδιεγχειρόμενος μονοσταθής πολυδονητής διεγείρεται στα θετικά μέτωπα των παλμών διέγερσης και έχει χρόνο βολής 4 ms. Η σταθερή κατάσταση του πολυδονητή είναι το λογικό 0. Στο σχήμα 10 να σχεδιάσετε τα χρονικά διαγράμματα των δύο (2) εξόδων του πολυδονητή.



Σχήμα 10

- (γ) Να δώσετε δύο εφαρμογές των μονοσταθών πολυδονητών.

**Δύο από τις πιο κάτω εφαρμογές:**

- (1) Κυκλώματα μέτρησης χρόνου
  - (2) Κυκλώματα καθυστέρησης
  - (3) Κυκλώματα παραγωγής παλμών
- .....

**ΜΕΡΟΣ Γ΄** - Το μέρος Γ΄ αποτελείται από δύο (2) ερωτήσεις. Κάθε ορθή απάντηση βαθμολογείται με δέκα (10) μονάδες.

17. Στο σχήμα 11 δίνεται το λογικό σύμβολο του αποκωδικοποιητή 2 bit σε 4 γραμμές.



Σχήμα 11

(α) Να συμπληρώσετε τον Πίνακα Αληθείας του αποκωδικοποιητή.

Α/Α	ΕΙΣΟΔΟΙ		ΕΞΟΔΟΙ			
	A <sub>1</sub>	A <sub>0</sub>	Y <sub>3</sub>	Y <sub>2</sub>	Y <sub>1</sub>	Y <sub>0</sub>
0	0	0	0	0	0	1
1	0	1	0	0	1	0
2	1	0	0	1	0	0
3	1	1	1	0	0	0

(β) Να γράψετε τις λογικές συναρτήσεις των τεσσάρων (4) εξόδων του αποκωδικοποιητή.

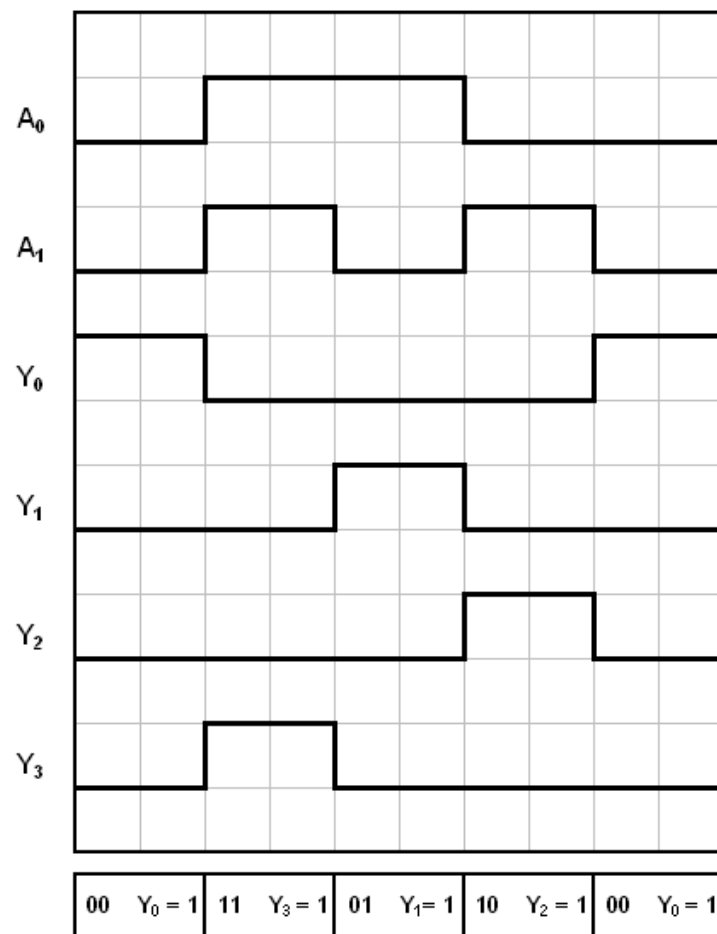
$$Y_0 = \bar{A}_1 \bar{A}_0 \quad (0, 0)$$

$$Y_1 = \bar{A}_1 A_0 \quad (0, 1)$$

$$Y_2 = A_1 \bar{A}_0 \quad (1, 0)$$

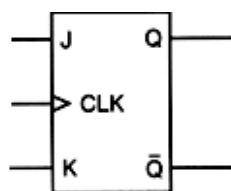
$$Y_3 = A_1 A_0 \quad (1, 1)$$

(γ) Στο σχήμα 12 δίνονται τα χρονικά διαγράμματα του κώδικα που εφαρμόζεται στην είσοδο του αποκωδικοποιητή του σχήματος 11. Να σχεδιάσετε τα χρονικά διαγράμματα των τεσσάρων εξόδων του αποκωδικοποιητή,  $Y_0$ ,  $Y_1$ ,  $Y_2$ , και  $Y_3$ .

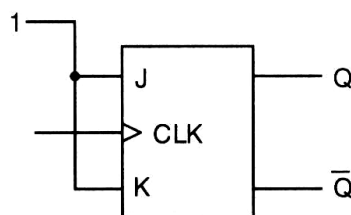


Σχήμα 12

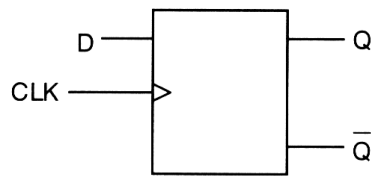
18. (α) Να μετατρέψετε το JK Φλιπ Φλοπ του σχήματος 13 σε T Φλιπ Φλοπ.



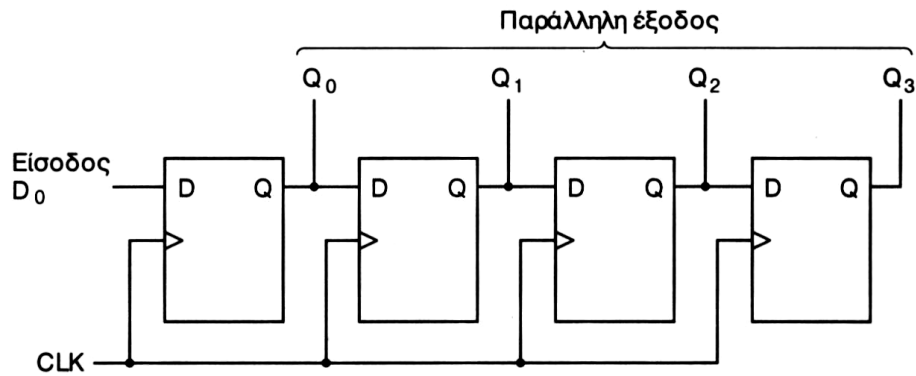
Σχήμα 13



(β) Με τη χρήση του D Φλιπ Φλοπ του σχήματος 14, να σχεδιάσετε κύκλωμα καταχωρητή 4 ψηφίων (4-bit) με διαδοχική είσοδο και παράλληλη έξοδο (SIPO).



Σχήμα 14



(γ) Να υπολογίσετε πόσοι χρονικοί παλμοί απαιτούνται για να φορτωθεί σειριακά ένα byte σε καταχωρητή 8-bit με διαδοχική είσοδο και παράλληλη έξοδο (SIPO).

1 Byte = 8 bits

Για διαδοχική είσοδο (σειριακή φόρτωση) απαιτούνται 8 χρονικοί παλμοί.

----- ΤΕΛΟΣ ΕΞΕΤΑΣΗΣ -----

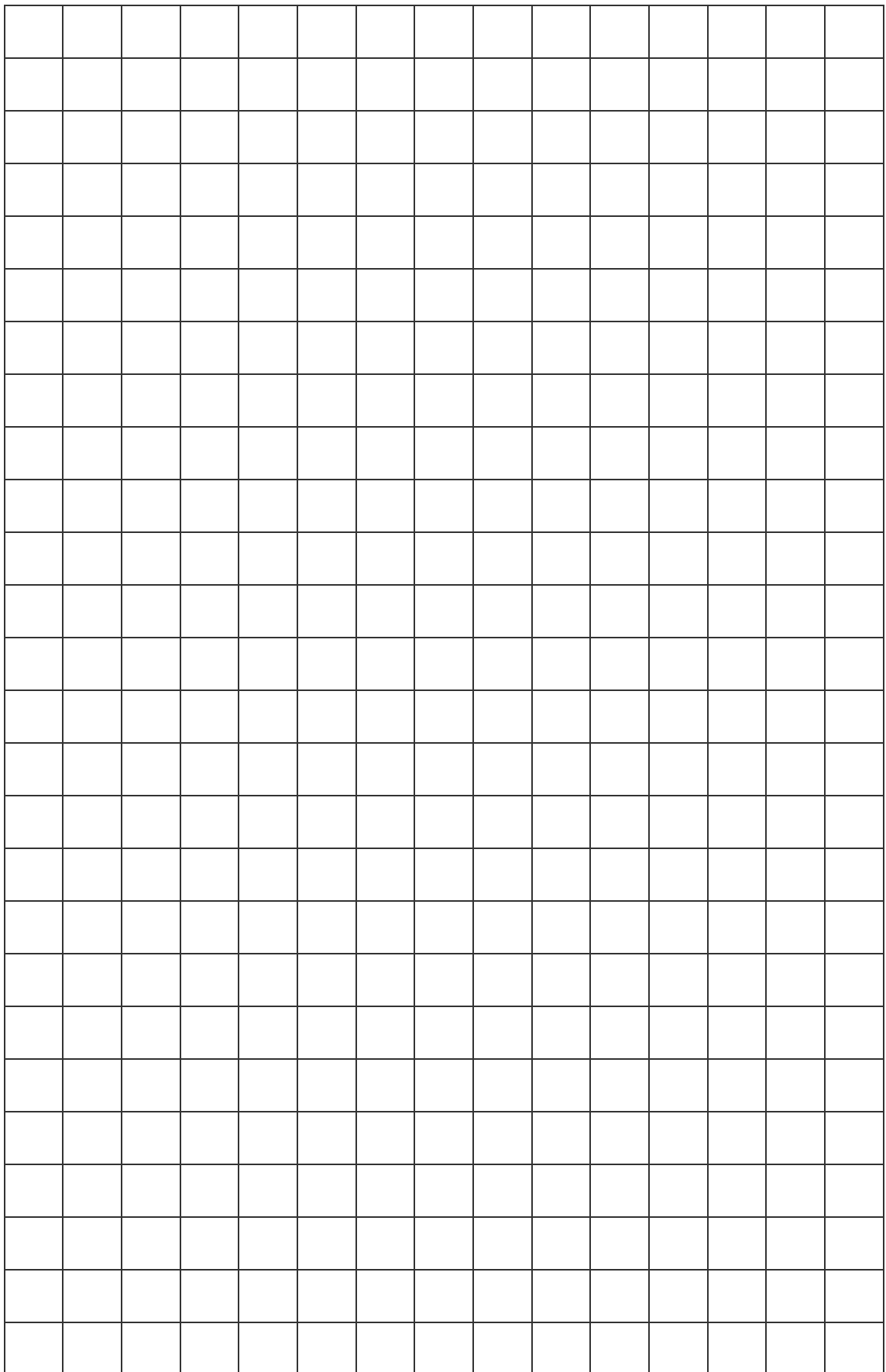
# ΠΡΟΧΕΙΡΟ

# ΠΡΟΧΕΙΡΟ



# ΠΡΟΧΕΙΡΟ


# ΠΡΟΧΕΙΡΟ



<b>ΤΥΠΟΛΟΓΙΟ</b>	
<b>ΑΛΓΕΒΡΑ ΤΟΥ ΜΠΟΥΛ (BOOLE)</b>	
Αξίωμα της αντιμετάθεσης	$A + B = B + A$ $A \cdot B = B \cdot A$
Αξίωμα του προσεταιρισμού	$A \cdot B \cdot C = (A \cdot B) \cdot C = A \cdot (B \cdot C)$ $A + B + C = (A + B) + C = A + (B + C)$
Αξίωμα του επιμερισμού	$A \cdot (B + C) = A \cdot B + A \cdot C$
Κανόνες της άλγεβρας Boole	$A + 0 = A$ $A + 1 = 1$ $A \cdot 0 = 0$ $A \cdot 1 = A$ $A + A = A$ $A + \bar{A} = 1$ $A \cdot A = A$ $A \cdot \bar{A} = 0$ $\bar{\bar{A}} = A$ $A + A \cdot B = A$ $A + \bar{A} \cdot B = A + B$ $(A + B) \cdot (A + C) = A + B \cdot C$
Θεώρημα Ντε Μόργαν (De Morgan)	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$
<b>ΛΟΓΙΚΕΣ ΠΥΛΕΣ</b>	
Πύλη AND	$Y = A \cdot B$
Πύλη OR	$Y = A + B$
Πύλη NOT	$Y = \bar{A}$
Πύλη NAND	$Y = \overline{A \cdot B}$
Πύλη NOR	$Y = \overline{A + B}$
Πύλη EXCLUSIVE OR	$Y = A \oplus B$
Πύλη EXCLUSIVE NOR	$Y = \overline{A \oplus B}$
<b>ΠΟΛΥΔΟΝΗΤΕΣ</b>	
Κύκλος Δράσης	$d = \frac{t_H}{T} \times 100\%$

<b>ΑΠΑΡΙΘΜΗΤΕΣ</b>	
Μέγιστο μέτρο απαριθμητή	$max MOD = 2^v$
Μέγιστη συχνότητα αρίθμησης ασύγχρονου απαριθμητή	$f_{max} = \frac{1}{vt_p}$
Συχνότητα παλμών στην έξοδο που δίνει το περισσότερο σημαντικό ψηφίο απαριθμητή με μέτρο N	$f = \frac{f_{CLK}}{N}$
<b>ΚΑΤΑΧΩΡΗΤΕΣ</b>	
Συχνότητα κυκλικού απαριθμητή	$f_Q = \frac{1}{N} f_{CLK}$
Συχνότητα απαριθμητή Τζόνσον (Johnson)	$f_Q = \frac{1}{2N} f_{CLK}$
<b>ΜΕΤΑΤΡΟΠΕΙΣ D/A</b>	
Μετατροπέας D/A με σταθμισμένες αντιστάσεις και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{8R} (8D_3 + 4D_2 + 2D_1 + D_0)$
Μετατροπείς D/A με κλιμακωτό δίκτυο αντιστάσεων και τελεστικό ενισχυτή	$U_{out} = -U_{in} \frac{R_f}{2R} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
	$U_{out} = \frac{U_{in}}{2} (D_3 + \frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0)$
Ανάλυση	$\frac{FS}{2^N - 1}$
Ανάλυση %	$\frac{1}{2^N - 1} 100\%$